

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-164584

(P2000-164584A)

(43) 公開日 平成12年6月16日 (2000.6.16)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
H 0 1 L 21/3065		H 0 1 L 21/302	J
G 0 2 F 1/1365		G 0 2 F 1/136	5 0 0
H 0 1 L 29/786		H 0 1 L 29/78	6 1 2 D
21/336			6 1 2 B

審査請求 未請求 請求項の数45 O L (全 24 頁)

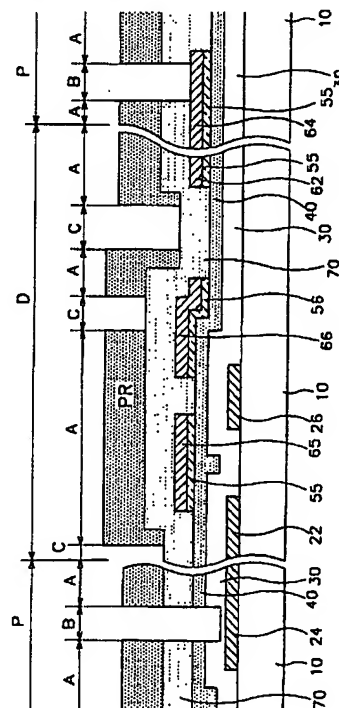
(21) 出願番号	特願平11-336871	(71) 出願人	390019839 三星電子株式会社 大韓民国京畿道水原市八達区梅灘洞416
(22) 出願日	平成11年11月26日 (1999. 11. 26)	(72) 発明者	白 範 基 大韓民国京畿道水原市勤善区細柳 3 洞成園 アパート103棟704号
(31) 優先権主張番号	1 9 9 8 P 5 0 8 8 0	(72) 発明者	朴 雲 用 大韓民国京畿道水原市八達区牛湍洞住公ア パート203棟602号
(32) 優先日	平成10年11月26日 (1998. 11. 26)	(74) 代理人	100094145 弁理士 小野 由己男 (外1名)
(33) 優先権主張国	韓国 (K R)		
(31) 優先権主張番号	1 9 9 9 P 5 8 2 8		
(32) 優先日	平成11年2月22日 (1999. 2. 22)		
(33) 優先権主張国	韓国 (K R)		

(54) 【発明の名称】 薄膜の写真エッチング方法及びこれを用いた液晶表示装置用薄膜トランジスタ基板の製造方法

(57) 【要約】

【課題】 液晶表示装置用薄膜トランジスタ基板の製造工程を単純化して製造原価を減少させ、さらに収率も増加させることにある。具体的には、液晶表示装置用薄膜トランジスタ基板の製造工程において、広い面積を互いに異なる深さでエッチングしながらも、一つのエッチングの深さに対しては均一なエッチングの深さを有するようになる。

【解決手段】 ゲート絶縁膜30のパターンを、部分によって厚さが異なる感光膜パターンPRを用いて形成し、感光膜パターンPRを用いたエッチング過程で半導体層40、接触層50、データ配線、保護絶縁膜70及び画素電極82のパターンの少なくとももいづれの一つと共に形成する液晶表示装置用薄膜トランジスタ基板の製造方法。



【特許請求の範囲】

【請求項1】画面表示部と周辺部とを含む絶縁基板の上に前記画面表示部のゲート線及びゲート電極と前記周辺部のゲートパッドとを含むゲート配線を形成する段階、前記ゲートパッドの少なくとも一部分は覆わず、前記画面表示部の前記基板と前記ゲート配線とを覆うゲート絶縁膜パターンを形成する段階、

前記ゲート絶縁膜パターンの上に半導体層パターンを形成する段階、

前記半導体層パターンの上に接触層パターンを形成する段階、

前記接触層パターンの上に前記画面表示部のデータ線、ソース電極及びドレーン電極と前記周辺部のデータパッドとを含むデータ配線を形成する段階、

前記データ配線の上に保護絶縁膜パターンを形成する段階、

前記ドレーン電極と連結される画素電極を形成する段階を含み、

前記ゲート絶縁膜パターンは、部分によって厚さが異なる感光膜パターンを用いて形成し、前記感光膜パターンを用いたエッチング過程で前記半導体層パターン、前記接触層パターン、前記データ配線、前記保護絶縁膜パターン及び前記画素電極の中の少なくともいずれか一つと共に形成する液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項2】前記感光膜パターンは、第1部分、前記第1部分より厚い第2部分、前記第2部分より厚い第3部分を有し、前記第1部分は前記ゲートパッドの上部に位置し、前記第2部分は前記画面表示部に位置する請求項1に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項3】前記感光膜パターンは、前記保護絶縁膜の上に形成され、

前記ゲート絶縁膜パターン、前記半導体層パターン及び前記保護絶縁膜パターンを形成する段階は、一度のエッチング工程を通じて前記第1部分の下の前記保護絶縁膜及び前記半導体層をエッチングすると共に前記第2部分をエッチングする段階、

アッシング工程を通じて前記第2部分を除去し、その下の前記保護絶縁膜を露出する段階、

前記感光膜パターンをマスクとして前記保護絶縁膜及び前記ゲート絶縁膜をエッチングし、前記第2部分の下の前記半導体層を露出すると共に前記第1部分の下のゲートパッドを露出する第1接触口を形成する段階、

前記感光膜パターンをマスクとして前記第2部分から前記半導体層を除去する段階を含む請求項2に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項4】前記第1部分の前記保護絶縁膜及び前記半導体層をエッチングする段階において、前記データパッドを露出する第2接触口を形成する請求項3に記載の液

晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項5】前記第1接触口の形成段階において、前記データパッドを露出する第2接触口を形成する請求項3に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項6】前記第1接触口の形成段階において、前記ドレーン電極を露出する第3接触口を形成する請求項3に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項7】前記第1部分の前記保護絶縁膜及び前記半導体層をエッチングする段階において、前記ドレーン電極を露出する第3接触口を形成する請求項3に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項8】前記保護絶縁膜及び前記半導体層のエッチング段階は乾式エッチングで実施し、乾式エッチング用気体としては $\text{SF}_6 + \text{O}_2$ または $\text{SF}_6 + \text{HCl}$ を用いる請求項3に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項9】前記アッシング工程は、 $\text{N}_2 + \text{O}_2$ または $\text{O}_2 + \text{Ar}$ 気体を用いる請求項3に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項10】前記半導体層は非晶質ケイ素で形成し、前記第1接触口の形成段階は $\text{SF}_6 + \text{N}_2$ 、 $\text{SF}_6 + \text{O}_2$ 、 $\text{CF}_4 + \text{O}_2$ または $\text{CF}_4 + \text{CHF}_3 + \text{O}_2$ 気体を用いる請求項3に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項11】前記半導体層の除去段階においては、乾式エッチング用気体として $\text{Cl}_2 + \text{O}_2$ または $\text{SF}_6 + \text{HCl} + \text{O}_2 + \text{Ar}$ を用いる請求項3に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項12】前記画素電極を形成する段階において、露出されている前記ゲートパッドと前記データパッドとをそれぞれ覆った補助ゲートパッドと補助データパッドとを形成する請求項1に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項13】絶縁基板の上にゲート線、ゲート電極及びゲートパッドを含むゲート配線を形成する段階、前記ゲートパッドの少なくとも一部分は覆わず、前記ゲート配線を覆うゲート絶縁膜パターンを形成する段階、前記ゲート絶縁膜パターンの上に半導体層パターンを形成する段階、

前記半導体層パターンの上に接触層パターンを形成する段階、

前記接触層パターンの上にデータ線、ソース電極、ドレーン電極及びデータパッドを含むデータ配線を形成する段階、

前記データ配線の上に前記ドレーン電極を露出する第1接触口を有する保護絶縁膜パターンを形成する段階、

前記保護絶縁膜の上に前記第1接触口を通じて前記ドレーン電極と連結される画素電極を形成する段階を含み、

前記ゲート絶縁膜パターンは一度の写真エッチング工程を通じて前記半導体層パターン、前記接触層パターン、前記データ配線、前記保護絶縁膜パターン及び前記画素電極の中の少なくともいずれか一つと共に形成し、

前記写真エッチング工程は

感光膜を塗布する段階、

前記感光膜を光の透過率がそれぞれ異なる第1部分、第2部分及び第3部分を有する光マスクを通じて露光する段階、

前記感光膜を現像して感光膜パターンを形成する段階を含む液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項14】前記光マスクの第2部分の光の透過率は前記第1部分の20%乃至60%であり、前記第3部分の光の透過率は3%未満である請求項13に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項15】前記光マスクはマスク基板と少なくとも一つ以上のマスク層とを有し、前記第1部分と前記第2部分との光の透過率の差異は前記マスク層を光の透過率が互いに異なる物質で形成することによって調節する請求項13に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項16】前記光マスクはマスク基板と少なくとも一つ以上のマスク層とを有し、前記第1部分と前記第2部分との光の透過率の差異は前記マスク層の厚さを変更することによって調節する請求項13に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項17】前記光マスクはマスク基板と少なくとも一つ以上のマスク層とを有し、前記第1部分と前記第2部分との光の透過率の差異は前記マスク層に露光器の分解能より小さい大きさのスリットまたはグリッドパターンを形成することによって作る請求項13に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項18】絶縁基板の上にゲート線、ゲート電極及びゲートパッドを含むゲート配線を形成する段階、前記ゲート配線の上にゲート絶縁膜パターンを形成する段階、

前記ゲート絶縁膜パターンの上に半導体層パターンを形成する段階、

前記半導体層パターンの上に接触層パターンを形成する段階、

前記接触層パターンの上にデータ線、ソース電極ドレーン電極及びデータパッド含むデータ配線を形成する段階、

チャンネル保護膜パターンを形成する段階、

そして前記ドレーン電極と連結される画素電極を形成する段階を含み、

前記ゲート絶縁膜パターンは前記半導体層パターン、前記接触層パターン、前記データ配線、前記チャンネル保護膜パターン及び前記画素電極の中の少なくともいずれか一つと共に一度のエッチング工程で形成し、

前記写真エッチング工程は感光膜を塗布する段階、

前記感光膜を、第1部分と光の透過率が第1部分より高い第2部分とを有する第1光マスクと、光の透過率が前記第1部分より高くして前記第2部分より低い第3部分と前記第1部分と光の透過率が同一な第4部分とを有する第2光マスクとを用いて露光する段階、

前記感光膜を現像し、感光膜パターンを現像する段階とを含む液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項19】前記第3部分の透過率は前記第2部分の透過率の20%乃至60%である請求項18に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項20】前記第1及び第2光マスクはそれぞれマスク基板と少なくとも一つ以上のマスク層とを有し、前記第2部分と前記第3部分との光透過率の差異は前記マスク層を光の透過率が異なる物質で形成することによって調節する請求項18に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項21】前記第1及び第2マスクはそれぞれマスク基板と少なくとも一つ以上のマスク層とを有し、前記第2部分と前記第3部分との光の透過率の差異は前記マスク層の厚さを変更することによって調節する請求項18に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項22】基板の上に少なくとも一つの薄膜を形成する段階、

前記薄膜の上に感光膜を塗布する段階、

互いに異なる透過率を有する三つ以上の部分を有する少なくとも一つ以上の光マスクを用いて前記感光膜を露光する段階、

前記感光膜を現像し、位置によって厚さが異なる感光膜パターンを形成する段階、

前記感光膜及び薄膜を共にエッチングする段階を含む薄膜の写真エッチング方法。

【請求項23】前記エッチング段階は乾式エッチングを用いる請求項22に記載の薄膜の写真エッチング方法。

【請求項24】前記感光膜は陽性感光膜である請求項22に記載の薄膜の写真エッチング方法。

【請求項25】基板の上に少なくとも一つの薄膜を形成する段階、

前記薄膜の上に第1部分、前記第1部分より厚さが厚い第2部分及び前記第2部分より厚さが厚い第3部分を有する感光膜パターンを形成する段階、

前記感光膜と共に前記第1部分の下部の前記薄膜をエッチングし、前記第2部分や前記第3部分の下部の前記薄膜はその上部の前記感光膜によって保護される段階、

前記感光膜の前記第2部分を除去してその下部の前記薄膜を露出し、前記第3部分は一定の厚さで残留させる段階、

前記第2部分が除去された部分を通じて露出されている

前記薄膜をエッチングし、前記第3部分の下部の前記薄膜はその上部の前記感光膜によって保護される段階を含む薄膜の写真エッチング方法。

【請求項26】前記感光膜の第2部分を除去する段階はアッシングである請求項25に記載の薄膜の写真エッチング方法。

【請求項27】絶縁基板の上にゲート線、ゲート電極及びゲートパッドを含むゲート配線を形成する段階、前記ゲート配線の上にゲート絶縁膜、半導体層、接触層、導電体層を連続して蒸着する段階、前記導電体層と接触層とを写真エッチングし、データ線、ソース電極、ドレイン電極及びデータパッドを含むデータ配線及びその下部の接触層パターンを形成する段階、保護絶縁膜を蒸着する段階、

前記保護絶縁膜の上に感光膜を塗布する段階、前記感光膜を露光して現像し、位置によって厚さが異なる感光膜パターンを形成する段階、前記感光膜パターンと共に前記保護絶縁膜、半導体層及びゲート絶縁膜をエッチングし、保護絶縁膜パターン、半導体層パターン及び前記ゲートパッドを露出する接触口を有して前記画面表示部では0ではない厚さを有するゲート絶縁膜パターンを形成する段階、前記保護絶縁膜の上に前記ドレイン電極と連結される画素電極を形成する段階を含む液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項28】前記画素電極を形成する段階において、露出されている前記ゲートパッドと前記データパッドとをそれぞれ覆う補助ゲートパッドと補助データパッドとを形成する請求項27に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項29】基板の上に第1金属層を積層し、第1写真エッチング工程でゲート線及びゲートパッドを含むゲート配線を形成する段階、前記ゲート配線の上に第1絶縁膜、半導体層、接触層及び第2金属層を形成する段階、

前記第1金属層及び接触層を第2写真エッチング工程でパターニングし、ソース電極、ドレイン電極、データパッド及びデータ線を含むデータ配線を形成する段階、前記データ配線の上に第2絶縁層を積層する段階、第3写真エッチング工程で前記第2絶縁層、半導体層及び第1絶縁層をパターニングし、前記ゲート配線とデータ配線及び前記ソース電極とドレイン電極との間に現れた半導体層は覆い、前記ドレイン電極の一部及びデータパッド部の前記第2金属層は現す保護膜パターン、少なくとも前記ゲート配線上では分離された領域がある半導体層パターン及びゲートパッド部の第1金属層を露出する第1絶縁層パターンを形成する段階、前記全てのパターンの上に透明電極層を積層する段階、第4写真エッチング工程で前記透明電極層をパターニン

グし、前記現れたドレイン電極と接触する画素電極パターンを形成し、現れた前記ゲートパッド部のパターンに接触する補助ゲートパッド部のパターン及び前記データパッド部のパターンに接触する補助データパッド部のパターンを形成する段階とを含む薄膜トランジスタ基板の製造方法。

【請求項30】前記第3写真エッチング段階は前記第2絶縁層の上に感光膜をコーティングする段階と、前記感光膜を露光する工程で少なくとも二つの互いに異なる透過率を有する部分を有する光マスクを用いて露光する段階とを含む請求項29に記載の薄膜トランジスタ基板の製造方法。

【請求項31】前記第3写真エッチング段階は、前記露光工程の後に現像工程を進め、少なくとも前記感光膜が三つの高さを有するようにパターニングする段階を含む請求項30に記載の薄膜トランジスタ基板の製造方法。

【請求項32】前記第3写真エッチング工程は、前記感光膜パターンの最も薄い第1部分とその下部の前記第2絶縁膜と半導体層と第1絶縁膜とをエッチングし、前記ゲートパッドを露出すると共に、前記感光膜パターンの中間の高さの第2部分とその下部の前記第2絶縁膜と半導体層とをエッチングし、前記感光膜パターンの最も高い第3部分の下部の前記第2絶縁膜はエッチングされないようにする段階を含むことを特徴とする請求項31に記載の薄膜トランジスタ基板の製造方法。

【請求項33】前記感光膜とその下部の前記第2絶縁膜と半導体層と第1絶縁膜とをエッチングする段階は、前記感光膜の第2及び第3部分をエッチング遮断層として前記第1部分の下部の前記第2絶縁膜、半導体層及び第1絶縁膜をエッチングする段階、前記感光膜の第2部分をアッシングを通じて除去し、その下部の前記第2絶縁膜パターンを露出する段階、前記第3部分をエッチング遮断層として前記露出されている第2絶縁膜とその下部の前記半導体層とをエッチングする段階を含むことを特徴とする請求項32に記載の薄膜トランジスタ基板の製造方法。

【請求項34】前記アッシング工程は酸素を用いることを特徴とする請求項33に記載の薄膜トランジスタ基板の製造方法。

【請求項35】前記光マスクの透過率の差異はパターン層の厚さによって調節されることを特徴とする請求項30に記載の薄膜トランジスタ基板の製造方法。

【請求項36】前記光マスクは前記ゲートパッドを形成するための第1光マスクと前記ゲートパッド以外の部分を形成するための第2光マスクとに分離されており、前記第1光マスクの全体の透過率と前記第2光マスクの全体の透過率とが互いに異なることを特徴とする請求項30に記載の薄膜トランジスタ基板の製造方法。

【請求項37】前記画素電極は前記データ配線の下部から延長された前記第1絶縁膜と直接接触して形成されて

いることを特徴とする請求項29に記載の薄膜トランジスタ基板の製造方法。

【請求項38】前記半導体層は非晶質ケイ素層であることを特徴とする請求項29に記載の薄膜トランジスタ基板の製造方法。

【請求項39】前記接触層はリンがドーピングされた非晶質ケイ素層であることを特徴とする請求項38に記載の薄膜トランジスタ基板の製造方法。

【請求項40】前記透明導電層はITOであることを特徴とする請求項39に記載の薄膜トランジスタ基板の製造方法。

【請求項41】前記画素電極は前記ドレーン電極の下部から延長された前記第1絶縁膜と直接接触して形成されていることを特徴とする請求項29に記載の薄膜トランジスタ基板の製造方法。

【請求項42】絶縁基板、  
前記基板の上に形成されており、ゲート線、ゲート電極およびゲートパッドを含むゲート配線、  
前記ゲート配線の上に形成されており、少なくとも前記ゲートパッドを露出する接触口を有するゲート絶縁膜パターン、

前記ゲート絶縁膜の上に形成されている半導体層パターン、

前記半導体層パターンの上に形成されている接触層パターン、

前記接触層パターンの上に形成されており、前記接触層パターンと実質的に同一な形態を有し、ソース電極、ドレーン電極、データ線及びデータパッドを含むデータ配線、

前記ゲートパッド、前記データパッド及び前記ドレーン電極を露出する接触口を有し、前記データ配線の上に前記データ配線より広い幅で形成されており、前記データ配線の下部に形成されている前記ドレーン電極及び前記データパッド部分とを除外して前記半導体層パターンと実質的に同一なパターンを有する保護膜パターン、  
露出されている前記ゲートパッド、データパッド及びドレーン電極のそれぞれと電気的に連結される透明電極層パターンを含む液晶表示装置用薄膜トランジスタ基板。

【請求項43】前記ドレーン電極に電気的に連結される前記透明電極層パターンの少なくとも一部は前記ドレーン電極の下部から延長された前記ゲート絶縁膜パターンの上部と接触していることを特徴とする請求項42に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項44】前記半導体層パターン及び接触層パターンの一部は前記ゲート線の上にも形成されており、前記ゲート線の上に位置する接触層パターンの上に形成されている維持電極をさらに含み、前記維持電極は前記透明電極層パターンと電気的に連結されていることを特徴とする請求項43に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項45】前記ゲート絶縁膜パターンの形態は、前記透明電極層パターンが形成される領域で前記保護絶縁膜パターンの形態と異なることを特徴とする請求項42に記載の液晶表示装置用薄膜トランジスタ基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は薄膜の写真エッチング方法及びこれを用いた液晶表示装置用薄膜トランジスタ基板の製造方法に関する。

【0002】

【従来の技術】一般に、液晶表示装置は、二枚の基板からなり、この基板のうち的一方または両方に電気場を発生する二種類の電極が形成され、これらの電極に印加される電圧を調節することによって画像を表示する装置である。二枚の基板のうちで、液晶表示装置用薄膜トランジスタ基板は、本発明者の大韓民国特許出願第95-189号のように、基板の上に形成されている薄膜トランジスタとこれによって制御される画素電極とを基本構造とする。この特許出願のように、薄膜トランジスタ基板は多様な層にかけての薄膜の成膜及び写真エッチング工程を通じて製造され、写真エッチングの回数とその製造工程の数を代表する。したがって、どれほど少ない回数の写真エッチング工程を通じてどれほど安定した素子を形成するかが、前記95-189号のように、製造原価を決定する重要な要素である。

【0003】

【発明が解決しようとする課題】しかし、実際に液晶表示装置の基板を完成するためには、それぞれの薄膜トランジスタに電気的な信号を伝達するための配線が必要であり、各配線を外部の駆動回路に電気的に接続するためのパッドが必ず必要であるので、パッドを含んだ製造工程を提示しなければならない。しかし、特許出願第95-189号は薄膜トランジスタを製造する工程だけについて記載している。

【0004】また、他の従来技術として、A TFT Manufactured by 4Masks Process with New Photolithography (Chang Wook Hanほか、Proceedings of The 18th International Display Research Conference Asia Display 98、p. 1109-1112、1998. 9. 28-10. 1) (以下、“アジアディスプレイ”とする)に四枚のマスクを用いて薄膜トランジスタを製造する方法が記載されている。

【0005】一方、画素に印加された電圧を長い時間保存するために維持蓄電器を形成する場合が一般的であり、維持蓄電器は、ゲート電極及びゲート線と同一な層に作られた維持容量電極と、保護膜の上に形成された画素電極とを重畳して作成される。しかし、ここで、維持容量電極はゲート絶縁膜、半導体層及び保護膜で覆われており、画素電極は下部のゲート絶縁膜無しで基板の上に直接形成されているので、画素電極を維持容量電極と

重畳させるためには、画素電極を基板のすぐ上からゲート絶縁膜、半導体層及び保護膜からなる三層膜のすぐ上に置かなければならないので、段差が激しくなって断線が生じる問題がある。

【0006】一方、第95-189号に示したように、従来の一般的な写真エッチング工程は、感光膜を二つの部分、つまり光に照射される部分と照射されない部分に分けて露光した後に現像するため、感光膜が全然なかったり一定の厚さで存在し、これによってエッチングの深さも一定である。しかし、“アジアディスプレイ”には、特定の部分にだけグリッド(grid)があるマスクを使って陽の感光膜を露光することによって、グリッド部分に照射される光の量が減少して他の部分より厚さの薄い部分がある感光膜パターンを形成する技術が記載されている。このような状態でエッチングをすると、感光膜下部膜のエッチングの深さが異なるようになるのである。

【0007】前記のように、第95-189号の場合に用いた従来のエッチング工程は、一つの写真エッチング工程でエッチングの深さを調節することができないという問題点があり、アジアディスプレイの場合にはグリッドマスクで処理できる領域が限定されているため、広範囲の領域が処理できなかったり、もしできるとしても全体的に均一なエッチングの深さを有するように処理するのは難しい。

【0008】また、米国特許第4,231,811号、第5,618,643号、第4,415,262号及び日本国特許公開公報昭和61-181130号などにもグリッド光マスクを用いて露光したり、光マスクの遮断層の厚さを調節して透過率を異なるようにすることによって形成された感光膜の厚さの差を用いるイオン注入及び薄膜エッチング方法などが公知されているが、これらも同一な問題点を有している。

【0009】本発明の技術的課題は、薄膜の新しいエッチング方法を提供し、液晶表示装置用薄膜トランジスタ基板の製造工程を単純化して製造原価を減少させ、さらに収率も増加させることにある。また、広い面積を互いに異なる深さでエッチングしながらも一つのエッチングの深さに対しては均一なエッチングの深さを有するようにすることにある。

【0010】

【課題を解決するための手段】本発明は前記のような課題を解決するために、ゲートパッドを現す接触窓を少なくとも一つ以上の異なる薄膜と共にパターンニングする。本発明によると、画面表示部と周辺部とを含む基板の上に画面表示部のゲート線およびゲート電極と周辺部のゲートパッドとを含むゲート配線を形成し、その上にゲート絶縁膜パターンを形成する。ゲート絶縁膜パターンの上に半導体層パターンを形成し、その上にゲート絶縁膜パターンを形成する。ゲート絶縁膜パターンの上に半導体層パターンを形成し、その上に接触層パターンを形成

した後、その上に画面表示部のデータ線とソース及びドレーン電極と周辺部のデータパッドとを含むデータ配線を形成する。チャンネル保護膜パターンを形成し、ドレーン電極と連結される画素電極を形成する。ここで、ゲート絶縁膜パターンは、部分によって厚さが異なる感光膜パターンを用いて形成し、感光膜パターンを用いたエッチング過程において半導体層パターン、接触層パターン、データ配線、保護絶縁膜パターン及び画素電極のうちの少なくとも一つと共に形成する。この時、感光膜パターンは第1部分、第1部分より厚い第2部分、第2部分より厚い第3部分を有し、第1部分はゲートパッドの上部に位置しており、第2部分は画面表示部に位置するのが好ましく、感光膜パターンは保護絶縁膜の上に形成され、ゲート絶縁膜パターン、半導体層パターン及び保護絶縁膜パターンを形成する段階は、一度のエッチング工程を通じて第1部分の下の保護絶縁膜及び半導体層をエッチングすると共に第2部分をエッチングする段階、アッシング工程を通じて第2部分を除去してその下の保護絶縁膜を露出する段階、感光膜パターンをマスクとして保護絶縁膜及びゲート絶縁膜をエッチングして第2部分の下の半導体層を露出すると共に第1部分の下のゲートパッドを露出する第1接触口を形成する段階、感光膜パターンをマスクとして前記第2部分から前記半導体層を除去する段階とからなる。

【0011】また、第1部分の保護絶縁膜及び半導体層をエッチングする段階においてデータパッドを露出する第2接触口を形成することができ、第1接触口を形成する段階においてデータパッドを露出する第2接触口を形成することができ、第1接触口を形成する段階においてドレーン電極を露出する第3接触口を形成することができる。第1部分の保護絶縁膜及び半導体層をエッチングする段階においてドレーン電極を露出する第3接触口を形成することができ、保護絶縁膜及び半導体層をエッチングする段階は乾式エッチングで実施し、乾式エッチング用気体としては $\text{SF}_6 + \text{O}_2$ または $\text{SF}_6 + \text{HCl}$ を用いることができ、アッシング工程は $\text{N}_2 + \text{O}_2$ または $\text{O}_2 + \text{Ar}$ 気体を用いることができる。半導体層は非晶質ケイ素で形成し、第1接触窓を形成する段階では保護絶縁膜と半導体層とのエッチング選択比が優れている $\text{SF}_6 + \text{N}_2$ または $\text{SF}_6 + \text{O}_2$ または $\text{CF}_4 + \text{O}_2$ または $\text{CF}_4 + \text{CHF}_3 + \text{O}_2$ 気体を用いることができ、半導体層を除去する段階では乾式エッチング用気体として $\text{Cl}_2 + \text{O}_2$ または $\text{SF}_6 + \text{HCl} + \text{O}_2 + \text{Ar}$ を用いることができる。

【0012】画素電極を形成する段階において、露出されているゲートパッドとデータパッドとをそれぞれ覆った補助ゲートパッドと補助データパッドとを形成することもできる。

【0013】本発明の目的を達成するための他の手段としては、絶縁基板の上にゲート線、ゲート電極及びゲートパッドを含むゲート配線を形成する段階、ゲートパッ



ドの少なくとも一部分は覆わずにゲート配線を覆うゲート絶縁膜パターンを形成する段階、ゲート絶縁膜パターンの上に半導体層パターンを形成する段階、半導体層パターンの上に接触層パターンを形成する段階、接触層パターンの上にデータ線、ソース電極、ドレイン電極及びデータパッドを含むデータ配線を形成する段階、データ配線の上にドレイン電極を露出する第1接触口を有する保護絶縁膜パターンを形成する段階、保護絶縁膜の上に第1接触口を有する保護絶縁膜パターンを形成する段階、保護絶縁膜の上に第1接触口を通じてドレイン電極と連結される画素電極を形成する段階を経て薄膜トランジスタ基板を製造することができる。この時、ゲート絶縁膜パターンは一度の写真エッチング工程を通じて半導体層パターン、接触層パターン、データ配線、保護絶縁膜パターン及び画素電極のうちの少なくとも一つと共に形成し、写真エッチング工程は感光膜を塗布する段階、感光膜を光の透過率がそれぞれ異なる第1部分、第2部分及び第3部分を有する光マスクを通じて露光する段階、感光膜を現像して感光膜パターンを形成する段階とを含む。

【0014】ここで、光マスクの第2部分の光の透過率は第1部分の20%乃至60%であり、第3部分は光の透過率が3%未満であることもあり、光マスクはマスク基板と少なくとも一つ以上のマスク層とを有し、第1部分と第2部分との光の透過率の差異はマスク層を光の透過率が互いに異なる物質で形成することによって調節することができ、光マスクはマスク基板と少なくとも一つ以上のマスク層とを有し、第1部分と第2部分との光の透過率の差異はマスク層の厚さを変更することによって調節することもできる。また、露光器の分解能より小さな大きさのスリットまたはグリッドパターンを形成することによって光の透過率を調節することもできる。

【0015】また、他の方法としては、絶縁基板の上にゲート線、ゲート電極およびゲートパッドを含むゲート配線を形成する段階、ゲート配線の上にゲート絶縁膜パターンを形成する段階、ゲート絶縁膜パターンの上に半導体層パターンを形成する段階、半導体層パターンの上に接触層パターンを形成する段階、接触層パターンの上にデータ線、ソース及びドレイン電極、データパッドを含むデータ配線を形成する段階、チャンネル保護膜パターンを形成する段階、そしてドレイン電極と連結される画素電極を形成する段階を含み、ゲート絶縁膜パターンは半導体層パターン、接触層パターン、データ配線、チャンネル保護膜パターン及び画素電極のうちの少なくともいずれか一つと共に一度のエッチング工程で形成し、写真エッチング工程は感光膜を塗布する段階、感光膜を、第1部分と光の透過率が第1部分より高い第2部分とを有する第1光マスクと、光透過率が第1部分より高く第2部分よりは低い第3部分と第1部分と光の透過率が同一な第4部分とを有する第2光マスクとを用いて

露光する段階、感光膜を現像して感光膜パターンを現像する段階を含む工程を通じて液晶表示装置用薄膜トランジスタ基板を製造することができる。この時、第3部分の透過率は第2部分の透過率の20%乃至60%となるようにすることができ、第1及び第2光マスクはそれぞれマスク基板と少なくとも一つ以上のマスク層とを有し、第2部分と前記第3部分との光の透過率の差異はマスク層を光の透過率が互いに異なる物質で形成することによって調節し、第1及び第2光マスクはマスク基板と少なくとも一つ以上のマスク層とを有し、第2部分と第3部分との光の透過率の差異はマスク層の厚さを変更することによって調節することもできる。

【0016】本発明では次のような新しい薄膜の写真エッチング方法を提案する。基板の上に少なくとも一つの薄膜を形成する段階、薄膜の上に感光膜を塗布する段階、互いに異なる透過率を有する三つ以上の部分を有する少なくとも一つ以上の光マスクを用いて前記感光膜を露光する段階、感光膜を現像して位置によって厚さが異なる感光膜パターンを形成する段階、感光膜及び薄膜を共にエッチングする段階を経て薄膜のパターニングを行うことができる。ここで、エッチング段階は乾式エッチングを用いることもでき、感光膜は陽性感光膜であるのが好ましい。

【0017】また、他の方法としては、基板の上に少なくとも一つの薄膜を形成する段階、薄膜の上に第1部分、第1部分より厚さが厚い第2部分及び第2部分より厚さが厚い第3部分を有する感光膜パターンを形成する段階、感光膜と共に第1部分の下部の薄膜をエッチングし、第2部分や第3部分の下部の薄膜はその上部の感光膜によって保護される段階、感光膜の第2部分を除去してその下部の薄膜を露出させ、第3部分は一定の厚さで残留させる段階、第2部分が除去された部分を通じて露出されている薄膜をエッチングし、第3部分の下部の薄膜はその上部の感光膜によって保護されている段階を経て薄膜を写真エッチングする。この時、感光膜の第2部分を除去する段階はアッシングでもあり得る。

【0018】基板の上にゲート線、ゲート電極及びゲートパッドを含むゲート配線を形成する段階、ゲート配線の上にゲート絶縁膜、半導体層、接触層、導電層を連続して蒸着する段階、導電層と接触層とを写真エッチングしてデータ線、ソース電極、ドレイン電極及びデータパッドを含むデータ配線及びその下部の接触層パターンを形成する段階、保護絶縁膜を蒸着する段階、保護絶縁膜の上に感光膜を塗布する段階、感光膜を露光かつ現像して位置によって厚さの異なる感光膜パターンを形成する段階、感光膜パターンと共に保護絶縁膜、半導体層及びゲート絶縁膜をエッチングし、保護絶縁膜パターン、半導体層パターン及びゲートパッドを露出する接触口を有して画面表示部は0ではない厚さを有するゲート絶縁膜パターンを形成する段階、保護絶縁膜の上にドレ

ーン電極と連結される画素電極を形成する段階を含む方法によって液晶表示装置用薄膜トランジスタ基板を製造することができる。

【0019】ここで、画素電極を形成する段階において露出されているゲートパッドとデータパッドとをそれぞれ覆う補助ゲートパッドと補助データパッドとを形成することができる。または、基板の上に第1金属層を積層し、第1写真エッチング工程でゲート線及びゲートパッドを含むゲート配線を形成する段階、ゲート配線の上に第1絶縁膜、半導体層、接触層及び第2金属層を形成する段階、第1金属層及び接触層を第2写真エッチング工程でパターニングし、ソース及びドレイン電極、データパッド及びデータ線を含むデータ配線を形成する段階、データ配線の上に第2絶縁層を積層する段階、第3写真エッチング工程で第2絶縁層、半導体層及び第1絶縁層をパターニングし、ゲート配線とデータ配線及びソース電極とドレイン電極の間に現れた半導体層は覆い、ドレイン電極の一部及びデータパッド部の第2金属層を現す保護膜パターン、少なくともゲート配線上では分離された領域がある半導体層パターン及びゲートパッド部の第1金属層は露出する第1絶縁層パターンを形成する段階、前記全てのパターンの上に透明電極層を積層する段階、第4写真エッチング工程で透明電極層をパターニングして現れたドレイン電極と接触する画素電極パターンを形成し、現れたゲートパッド部パターンに接触する補助ゲートパッド部パターン及びデータパッド部パターンに接触する補助データパッド部パターンを形成する段階を含む方法によって薄膜トランジスタ基板を製造することができる。

【0020】この時、第3写真エッチング段階は、第2絶縁層の上に感光膜をコーティングする段階と、感光膜を露光する工程で少なくとも二つの互いに異なる透過率を有する部分がある光マスクを用いて露光する段階とを含むことができ、第3写真エッチング段階は、露光工程後に現像工程を進め、少なくとも感光膜が三つの高さを有するようにパターニングする段階を含むことができ、感光膜パターンの最も低い第1部分とその下部の第2絶縁膜、半導体層及び第1絶縁膜とをエッチングしてゲートパッドを露出すると共に、感光膜パターンの中間の高さの第2部分とその下部の第2絶縁膜と半導体層とをエッチングし、感光膜パターンの最も高い第3部分の下部の第2絶縁膜はエッチングされないようにする段階を含むことができる。また、感光膜とその下部の第2絶縁膜、半導体層及び第1絶縁膜とをエッチングする段階は、感光膜の第2及び第3部分をエッチング遮断層として第1部分の下部の第2絶縁膜、半導体層及び第1絶縁膜をエッチングする段階、感光膜の第2部分をアッシングによって除去し、その下部の前記第2絶縁膜パターンを露出する段階、第3部分をエッチング遮断層として露出されている第2絶縁膜とその下部の半導体層とをエッ

チングする段階を含むことができる。アッシング工程は酸素を用いるものもあり得、光マスクの透過率の差異はパターン層の厚さによって調節することができ、光マスクはゲートパッドを形成するための第1光マスクとゲートパッド以外の部分を形成するための第2光マスクとに分離されており、第1光マスク全体の透過率と第2光マスク全体の透過率とが互いに異なるものであることもある。

【0021】また、画素電極はデータ配線の下部またはドレイン電極の下部から延長された第1絶縁膜と直接接触して形成されることもでき、半導体層は非晶質ケイ素で作られることもある。また、接触層はリンがドーピングされた非晶質ケイ素で形成されることもあり、透明導電層はITOであることもある。

【0022】前記のような方法によって、次のような構造の薄膜トランジスタ基板を製造することができる。

【0023】つまり、ゲート線、ゲート電極及びゲートパッドを含むゲート配線が絶縁基板の上に形成されており、ゲート配線の上に少なくとも前記ゲートパッドを露出させる接触口を有するゲート絶縁膜パターンが形成されており、半導体層パターンがゲート絶縁膜の上に形成されており、接触層パターンが半導体層パターンの上に形成されている。接触層パターンと実質的に同一な形態を有してソース電極、ドレイン電極、データ線及びデータパッドを含むデータ配線が接触層パターンの上に形成されており、ゲートパッド、前記データパッド及びドレイン電極を露出させる接触口を有し、データ配線の下部に形成されている半導体層パターン、ドレイン電極及びデータパッド部分を除外して実質的に同一なパターンを有する保護膜パターンがデータ配線の上にデータ配線より広い幅で形成されており、透明電極層パターンが露出しているゲートパッド、データパッド及びドレイン電極とそれぞれ電氣的に連結されている。

【0024】この時、ドレイン電極に電氣的に連結される透明電極層パターンの少なくとも一部はドレイン電極の下部から延長されたゲート絶縁膜パターンの上部と接触していることもある。半導体層パターン及び接触層パターンの一部はゲート線の上にも形成されており、ゲート線の上部に位置する接触層パターンの上に形成されている維持電極をさらに含み、この維持電極は透明電極層パターンと電氣的に連結されることがある。ゲート絶縁膜パターンの形態は透明電極が形成される領域では保護絶縁膜パターンの形態と異なるように形成されることもある。

【0025】

【発明の実施の形態】それでは、本発明が属する技術分野で通常の知識を有する者が容易に実施することができるように、本発明の実施例について添付した図面を参考しながら詳細に説明する。

【0026】本実施例は前記のような目的を達成するた



めに、ゲートパッドを現す接触窓を他の一つ或いは複数の薄膜と同時にパターニングする。ただし、画面表示部では他の薄膜だけをパターニングしてゲート絶縁膜を残し、ゲートパッド部ではゲート絶縁膜を完全に除去する。

【0027】先ず、図1乃至図5を参考にして本発明の第1実施例による薄膜トランジスタ基板の構造について詳細に説明する。

【0028】図1に示したように、一つの絶縁基板に同時に多数の液晶表示装置用パネル領域が形成される。たとえば、図1のように、ガラス基板1一つに四つの液晶表示装置用パネル領域110、120、130、140が形成され、形成されるパネルが薄膜トランジスタパネルである場合、パネル領域110、120、130、140は多数の画素からなる画面表示部111、121、131、141と周辺部112、122、132、142とを含む。画面表示部111、121、131、141には主に薄膜トランジスタ、配線及び画素電極などが行列の形態で繰り返し配置されており、周辺部112、122、132、142には駆動素子と連結される要素、つまりパッドとその他の静電気保護回路などが配置される。

【0029】しかし、前記のような液晶表示装置を形成する時には、通常、ステッパー（stepper）露光器を用い、この露光器を用いる時には画面表示部111、121、131、141及び周辺部112、122、132、142を多数の区域に分け、区域別に同一のマスクまたは異なる光マスクを用いて薄膜の上にコーティングされた感光膜を露光し、露光した後に基板の全体を現像して感光膜パターンを形成した後、下部の薄膜をエッチングすることによって特定の薄膜パターンを形成する。このような薄膜パターンを繰り返し形成することによって、液晶表示装置用薄膜トランジスタ基板が完成されるわけである。

【0030】図2は、図1で一つのパネル領域に形成された液晶表示装置用薄膜トランジスタ基板の配置を概略的に示した配置図である。

【0031】図2のように、線1で囲まれた画面表示部には、多数の薄膜トランジスタ3と、それぞれの薄膜トランジスタ3に電気的に連結されている画素電極82と、ゲート線22及びデータ線62を含む配線などが形成されている。画面表示部の外側の周辺部にはゲート線22の端に連結されたゲートパッド24とデータ線62の端に連結されたデータパッド64とが配置されており、静電気放電による素子破壊を防止するためにゲート線22及びデータ線62をそれぞれ電気的に連結して等電位にするためのゲート線短絡台(shorting bar)4及びデータ線短絡台5が配置されており、ゲート線短絡台4及びデータ線短絡台5は短絡台連結部6を通じて電気的に連結されている。この短絡台4、5は後に除去され、

これらを除去する時に基板を切断する線が図面符号2である。図面符号7（説明せず）は接触窓であって、ゲート線短絡台4及びデータ線短絡台5と絶縁膜（図示せず）を間に置いている短絡台連結部6を連結するために絶縁膜に空けられている。

【0032】図3乃至図5は、図2の画面表示部の薄膜トランジスタと画素電極及び配線と周辺部のパッドとを拡大して図示したものであって、図3は配置図であり、図4及び図5は図3のIV-IV'線とV-V'線との断面図である。

【0033】先ず、絶縁基板10の上にアルミニウム（Al）またはアルミニウム合金（Al alloy）、モリブデン（Mo）またはモリブデン-タングステン（MoW）合金、クロム（Cr）、タンタル（Ta）などの金属または導電体で作られたゲート配線が形成されている。ゲート配線は、横方向に伸びている走査信号線またはゲート線22、ゲート線22の端に連結されているために外部からの走査信号の印加を受けてゲート線22に伝達するゲートパッド24及びゲート線22の一部である薄膜トランジスタのゲート電極26を含む。

【0034】ゲート配線22、24、26は単一層で形成されることも可能であるが、二重層や三重層で形成されることもある。二重層以上に形成する場合には一層は抵抗の小さな物質で形成し、他の層は他の物質との接触特性の良い物質で形成するのが好ましく、Cr/Al（またはAl合金）の二重層またはAl/Moの二重層がその例である。

【0035】ゲート配線22、24、26の上には窒化ケイ素（SiN<sub>x</sub>）等からなるゲート絶縁膜30が形成されてゲート配線22、24、26を覆っている。

【0036】ゲート絶縁膜30の上には水素化非晶質ケイ素（hydrogenated amorphous silicon）などの半導体からなる半導体パターン42、48が形成されており、半導体パターン42、48の上にはリン（P）などのn型不純物で、高濃度にドーピングされている非晶質ケイ素などからなる抵抗性接触層（ohmic contact layer）パターンまたは中間層パターン55、56、58が形成されている。

【0037】接触層パターン55、56、58の上にはMoまたはMoW合金、Cr、AlまたはAl合金、Taなどの導電物質からなるデータ配線が形成されている。データ配線は、縦方向に形成されているデータ線62、データ線62の一端に連結されて外部からの画像信号の印加を受けるデータパッド64、そしてデータ線62の分枝である薄膜トランジスタのソース電極65からなるデータ線部を含み、また、データ線部62、64、65と分離されており、ゲート電極26に対してソース電極65の反対側に位置する薄膜トランジスタのドレーン電極66とゲート線22の上に位置して重畳している維持蓄電器用導電体パターン68をも含む。維持蓄

電器用導電体パターン68は後述する画素電極82と連結されて維持蓄電器をなす。しかし、画素電極82とゲート線22との重畳だけでも十分な大きさの維持容量を得ることができれば、維持蓄電器用導電体パターン68を形成しないことも可能である。

【0038】データ配線62、64、65、66、68もゲート配線22、24、26と同様に単一層で形成されることも可能であるが、二重層や三重層で形成されることもある。もちろん、二重層以上に形成する場合には一層は抵抗の小さな物質で形成し、他の層は他の物質との接触特性の良い物質で形成するのが好ましい。

【0039】接触層パターン55、56、58はその下部の半導体パターン42、48とその上部のデータ配線62、64、65、66、68との接触抵抗を減少させる役割を果たし、データ配線62、64、65、66、68と完全に同一な形態を有する。つまり、データ線部の接触層パターン55はデータ線部62、64、65と同一であり、ドレーン電極用接触層パターン56はドレーン電極66と同一であり、維持蓄電器用接触層パターン58は維持蓄電器用導電体パターン68と同一である。

【0040】一方、半導体パターン42、48はデータ配線62、64、65、66、68及び接触層パターン55、56、57と類似した形態である。具体的には、維持蓄電器用半導体パターン48は維持蓄電器用導電体パターン68及び維持蓄電器用接触層パターン58と同一な形態であるが、薄膜トランジスタ用半導体パターン42はデータ配線及び接触層パターンの残りの部分と異なる。つまり、薄膜トランジスタのチャンネル部Cからデータ線部62、64、65、特にソース電極65とドレーン電極66とが分離されており、データ線部の接触層55とドレーン電極用接触層パターン56とも分離されているが、薄膜トランジスタ用半導体パターン42はここで切れずに連結され、薄膜トランジスタのチャンネルを生成する。一方、半導体パターン42は周辺部にも延長されて周辺部全体にかけて形成されている。

【0041】データ線部62、64、65及びドレーン電極66と半導体パターン42とは保護膜70で覆われており、保護膜70はドレーン電極66及びデータパッド64を現す接触窓71、73を有している。また保護膜70は、ゲート絶縁膜30及び半導体パターン42と共にゲートパッド24を現す接触窓72を有しており、ゲート線22の中でデータ線62と重複する部分のみを覆っている。保護膜70は窒化ケイ素やアクリル系などの有機絶縁物質からなることがあり、半導体パターン42の中でも少なくともソース電極65とドレーン電極66との間に位置するチャンネル部分を覆って保護する役割を果たす。

【0042】ゲート線22及びデータ線62で囲まれた領域のゲート絶縁膜30の上には画素電極82が形成さ

れている。画素電極82は接触窓71を通じてドレーン電極66と物理的・電気的に連結され、薄膜トランジスタから画像信号を受けて上板の電極と共に電気場を生成し、ITO(indium tin oxide)などの透明な導電物質で形成される。画素電極82は、また、維持蓄電器用導電体パターン68の上にも延長されて物理的・電気的に連結されており、これによって維持蓄電器用導電体パターン68とその下部のゲート線22と維持蓄電器とをなす。

【0043】一方、ゲートパッド24及びデータパッド64の上には接触窓72、73を通じてそれぞれこれらと連結される補助ゲートパッド84及び補助データパッド86が形成されており、これらはパッド24、64と外部回路装置との接着性を補完し、パッドを保護する役割を果たすものであって、必然的なものではなく、これらを適用するかどうかは選択的である。

【0044】ここでは画素電極82の材料の例として透明なITOをあげたが、反射型液晶表示装置の場合、不透明な導電物質を用いても構わない。

【0045】それでは、本発明の実施例による液晶表示装置用基板の製造方法について、図6乃至図21と前記図1乃至図5とを参照に詳細に説明する。

【0046】先ず、図6乃至図8に示したように、金属などの導電体層をスパッタリングなどの方法で1,000Å乃至3,000Åの厚さに蒸着し、最初のマスクを利用して乾式または湿式エッチングし、基板10の上にゲート線22、ゲートパッド24及びゲート電極26を含むゲート配線を形成する。

【0047】次に、図9乃至図11に示したように、ゲート絶縁膜30、半導体層40、接触層50を化学気相蒸着法を用いてそれぞれ1,500Å乃至5,000Å、500Å乃至1,500Å、300Å乃至600Åの厚さに連続蒸着し、次いで金属などの導電体層60をスパッタリングなどの方法で1,500Å乃至3,000Åの厚さに蒸着する。

【0048】次に、第2マスクを用いて導電体層60及びその下の接触層50をパターンニングして、データ線62、データパッド64、ソース電極65などのデータ線部とその下部のデータ線部接触層パターン55、ドレーン電極66とその下部のドレーン電極用接触層パターン56及び維持蓄電器用導電体パターン68とその下部の維持蓄電器用接触層パターン58を形成する。

【0049】図12、図20及び図21に示したように、窒化ケイ素をCVD方法で蒸着したり有機絶縁物質をスピンコーティングして3,000Å以上の厚さを有する保護膜70を形成した後、第3マスクを用いて保護膜70と半導体層40及びゲート絶縁膜30をパターンニングして、接触窓71、72、73を含むこれらのパターンを形成する。この時、周辺部(P)ではゲートパッド24の上の保護膜70、半導体層40及びゲート絶縁

膜30を除去するが〔データパッド64の上の保護膜70も除去〕、画面表示部(D)では保護膜70と半導体層40とだけを除去し〔ドレーン電極66の上の保護膜70も除去〕、必要な部分にだけチャンネルが形成されるように半導体層パターンを形成しなければならない。このために部分によって厚さが異なる感光膜パターンを形成し、これをエッチングマスクとして下部の膜をエッチングするが、これを図13乃至図18を通して詳細に説明する。

【0050】先ず、保護膜70の上に感光膜PR、好ましくは陽性の感光膜を5,000Å乃至30,000Åの厚さに塗布した後、第3マスク300、410、420を通じて露光する。露光後の感光膜PRは、図13及び図14に示したように、画面表示部Dと周辺部Pとが異なる。つまり、画面表示部Dの感光膜PRの中で光に露出された部分Cは表面から一定の深さまでだけが光に反応して高分子が分解され、その下は高分子がそのまま残っているが、周辺部Pの感光膜PRはこれとは異なって、光に露出された部分Bは下部まで全て光に反応して高分子が分解された状態となる。ここで、画面表示部Dや周辺部Pで光に露出される部分C、Bは保護膜70が除去される部分である。このためには、画面表示部Dに用いるマスク300と周辺部Pに用いるマスク410、420との構造を変更する方法を用いることができ、ここでは三つの方法を提示する。

【0051】図15a及び図15bに示したように、マスク300、400は、通常、基板310、410とその上のクロムなどからなる不透明なパターン層320、420、そしてパターン層320、420及び露出した基板310、410を覆っているペリクル(pellicle)330、430からなるが、画面表示部Dに用いられるマスク300のペリクル330の光の透過率が周辺部Pに用いられるマスク400のペリクル430の透過率より低いようにする。ペリクル330の透過率がペリクル430の透過率の10%乃至80%、好ましくは20%乃至60%程度の範囲にあるようにするのが好ましい。

【0052】次は、図10a及び図10bに示したように、画面表示部Dのマスク300には全面にかけてクロム層350を約100Å乃至300Åの厚さで残して透過率を減少させ、周辺部Pのマスク400にはこのようなクロム層を残さない。この時、画面表示部Dに用いられるマスク300のペリクル340は周辺部Pのペリクル430と同一な透過率を有するようにすることができる。ここで、前記二つの方法を混用して用いることができるのは当然のことである。

【0053】前記二つの例は、ステッパを用いた分割露光の場合に適用することができるものであって、画面表示部Dと周辺部Pとが異なるマスクを用いて露光されるために可能なものである。このように分割露光する場合以外にも画面表示部Dと周辺部Pとの露光時間を異なる

ようにすることによって厚さを調節することもできる。

【0054】しかし、画面表示部Dと周辺部Pとを分割露光せずに一つのマスクを用いて露光することもでき、この場合に適用することができるマスクの構造を図17を参照しながら詳細に説明する。

【0055】図17に示したように、マスク500の基板510の上には透過率調節膜550が形成されており、透過率調節膜550の上にパターン層520が形成されている。透過率調節膜550は画面表示部Dではパターン層520の下部だけでなく全面にかけて形成されているが、周辺部Pではパターン層520の下部にだけ形成されている。結局、基板510の上には高さが異なる二つ以上のパターンが形成されているわけである。

【0056】もちろん、周辺部Pにも透過率調節膜を形成することができ、この場合の周辺部Pの透過率調節膜の透過率は画面表示部Dの透過率調節膜550の透過率より高い透過率を有しなければならない。

【0057】前記のような透過率調節膜550を有する光マスク500を製造する時には、先ず、基板500の上に透過率調節膜550と、この透過率調節膜550とエッチング比が異なるパターン層520とを連続して積層する。全面にかけて感光膜(図示せず)を塗布して露光、現像した後、感光膜をエッチングマスクとしてパターン層520をエッチングする。残った感光膜を除去した後、再び周辺部Pの接触窓に対応する位置の透過率調節膜を露出する新しい感光膜パターン(図示せず)を形成し、これをエッチングマスクとして透過率調節膜550をエッチングすることによって光マスク500を完成する。

【0058】前記のような方法の以外にも、光源の分解能より小さい大きさのスリット(slit)や格子模様の微細パターンを有するマスクを用いて透過率を調節することもできる。

【0059】ところで、感光膜PRのうちの下部に反射率が高い金属層、つまりゲート配線22、24、26やデータ配線62、64、65、66、68がある部分は、反射した光によって露光時に他の部分より光の照射量が多くなることがある。これを防止するために、下部からの反射光を遮断する層を置いたり、着色された感光膜PRを用いることができる。

【0060】前記のような方法で感光膜PRを露光した後に現像すると、図18及び図19でのような感光膜パターンPRが形成される。つまり、ゲートパッド24及びデータパッド64の一部の上には感光膜が形成されず、ゲートパッド24とデータパッド64とを除外した全ての周辺部Pと画面表示部Dとにおけるデータ線部62、64、65及びドレーン電極66と二つの間の半導体層40の上には厚い感光膜Aが形成されており、ドレーン電極66の一部の上及び画面表示部Dの他の部分には薄い感光膜Cが形成されている。

【0061】この時、感光膜PRの薄い部分の厚さは最初の厚さの約 $1/4$ 乃至 $1/7$ の水準、つまり $350\text{Å}$ 乃至 $10,000\text{Å}$ 程度、さらに好ましくは、 $1,000\text{Å}$ 乃至 $6,000\text{Å}$ になるようにするのが好ましい。一例をあげると、感光膜PRの最初の厚さを $16,000\text{Å}$ 乃至 $24,000\text{Å}$ とし、画面表示部Dの透過率を $30\%$ とし、薄い感光膜の厚さを $3,000\text{Å}$ 乃至 $7,000\text{Å}$ にすることができる。しかし、残す厚さは乾式エッチングの工程条件によって決定されなければならないので、このような工程の条件によってマスクのベリクル、残留クロム層の厚さまたは透過率調節膜の透過率や露光時間などを調節しなければならない。

【0062】前記のような薄い厚さの感光膜は通常の方法で感光膜を露光、現像した後、リフローを通じて形成することもできる。

【0063】次に、乾式エッチング方法で感光膜パターンPR及びその下部の膜、つまり保護膜70、半導体層40及びゲート絶縁膜30に対するエッチングを行う。この時、前述したように、感光膜パターンPRのうちのA部分は完全に除去されず残っていなければならない、B部分の下部の保護膜70、半導体層40及びゲート絶縁膜30が除去されなければならない、C部分の下部では保護膜70と半導体層40とだけを除去してゲート絶縁膜30は除去されてはならず、C部分の下部のドレーン電極66の上部は保護膜70だけが除去されなければならない。

【0064】このためには、感光膜パターンPRとその下部の膜を同時にエッチングすることができる乾式方法を用いるのが好ましい。つまり、乾式エッチング方法を用いると、図20及び図21に示したように、感光膜がないB部分の下部の保護膜70、半導体層40及びゲート絶縁膜30の三つの層と、C部分の薄い厚さの感光膜、保護膜70及び半導体層40の三つの層とを同時にエッチングすることができる。ただし、画面表示部Dのドレーン電極66部分と周辺部Pのデータパッド64部分、そして維持蓄電器用導電パターン68が形成される部分では、導電体層60が除去されないように、導電体層60とはエッチング選択性のある条件を選択しなければならない、この時、感光膜パターンPRのA部分もある程度の厚さまでエッチングされる。

【0065】また、C部分で薄い厚さの感光膜、保護膜70及び半導体層40の三つの層を同時にエッチングする時、薄い厚さの感光膜が不均一な厚さで残り、ゲート絶縁膜30の上部に半導体層40の一部が残留することがある。これを防止するために、感光膜パターンPRとその下部の膜とをいくつかの段階に分けてエッチングすることができる。これについて詳細に説明する。

【0066】先ず、図22及び図23に示すように、乾式エッチング方法で感光膜パターンPRで遮らない保護膜70およびその下部の膜、つまり半導体層40及びゲ

ート絶縁膜30に対するエッチングを行い、データパッド64を現す。データパッド64は以前の段階でデータパッド64の上部の感光膜が全て除去された場合にのみこの段階で露出され、データパッド64の上に薄い厚さの感光膜が残った場合にはデータパッド64は露出されない。この時、乾式エッチング条件で感光膜の消耗量を調節することで、画面表示部Dでは保護膜70が現れないようにする。ここで、ゲートパッド24の上部には、図22に示したように、ゲート絶縁膜30を一部残すことも、完全に除去することもできる。ここで、乾式エッチング気体は $\text{SF}_6 + \text{N}_2$ または $\text{SF}_6 + \text{HCl}$ などを用いる。

【0067】次に、アッシング工程を実施して、図24及び図25に示したように、C部分の保護膜70の上部に残留する感光膜を除去する。この時、アッシング工程を十分に行い、C部分の感光膜を完全に除去するようにする。ここで、アッシング工程で感光膜を除去する気体としては $\text{N}_2 + \text{O}_2$ または $\text{Ar} + \text{O}_2$ などを用いるのが好ましい。

【0068】次に、図26及び図27に示したように、半導体層40と保護膜70とに対するエッチング選択比が優れた条件を選択して感光膜パターンPRをマスクで現れた保護膜70及びゲート絶縁膜30を除去して画面表示部Dで半導体層40を現す共に、ドレーン電極66及びゲートパッド24を現す。半導体層40と保護膜70とに対するエッチング選択比が優れた条件を作るために、 $\text{O}_2$ または $\text{CF}_4$ を多量に含むことが好ましく、乾式エッチング気体としては $\text{SF}_6 + \text{N}_2$ 、 $\text{SF}_6 + \text{O}_2$ 、 $\text{CF}_4 + \text{O}_2$ 、 $\text{CF}_4 + \text{CHF}_3 + \text{O}_2$ などを用いるのが好ましい。

【0069】次に、図28及び図29に示したように、非晶質ケイ素層だけをエッチングする条件を選択して露出された半導体層40をエッチングし、半導体パターン42、48を完成する。この時、非晶質ケイ素層をエッチングする気体としては $\text{Cl}_2 + \text{O}_2$ または $\text{SF}_6 + \text{HCl} + \text{O}_2 + \text{Ar}$ などを用いるのが好ましい。

【0070】したがって、一度のマスク工程と乾式エッチング方法を通じて画面表示部Dでは保護膜70と半導体層40とだけを除去して接触窓71と半導体パターン42、48とを形成し、周辺部Pでは保護膜70、半導体層40、及びゲート絶縁膜30を全て除去して接触窓72、73を形成することができる。

【0071】最後に、残っているA部分の感光膜パターンを除去し、図3乃至図5に示したように、 $400\text{Å}$ 乃至 $500\text{Å}$ の厚さのITO層を蒸着して第4マスクを用いてエッチングし、画素電極82、補助ゲートパッド84及び補助データパッド86を形成する。

【0072】以上では、保護膜70の上に感光膜PRを別に塗布し、これを露光現像して位置によって厚さが異なる感光膜PRパターンを形成した後、この感光膜PR

パターンと共にその下部の保護膜70、半導体層40及びゲート絶縁膜30をエッチングする方法を用いたが、保護膜70自体を感光性有機物質、たとえば日本のJSR社が供給する製品コードPC403などの物質で形成して露光及び現像工程を通じて位置によって厚さが異なるパターンを有するように形成した後、この保護膜70パターンと共にその下部の半導体層40とゲート絶縁膜30とをエッチングすることもできる。このようにすると、感光膜を別に塗布する工程や最終的に残っている感光膜PRをアッシングして除去する工程を省略することができる。

【0073】以上の実施例では、B領域には感光膜が完全に除去されていないと表現されているが、B領域にもAやC領域より薄い厚さの感光膜が残ることもある。この場合にはB領域に残っている感光膜をアッシングによって除去することができる。また、感光膜パターンの互いに異なる厚さを有する三つの部分は、必要な場合には基板の上のどの部分にでも形成することができ、光マスクの互いに異なる光の透過率を有する三つの部分も、必要によって基板のどの部分にでも対応させることができる。

【0074】それでは、本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板について説明する。図30は本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板の配置図であり、図31は図30に示した薄膜トランジスタ基板のXIX-XIX'線の断面図である。

【0075】本発明の第2実施例による薄膜トランジスタ基板は、周辺領域Pには半導体層パターン42と保護膜パターン70とが形成されていないという点を除いては第1実施例と同一である。つまり、周辺領域Pにはゲートパッド24を露出する接触口72を有するゲート絶縁膜30だけが形成されている。したがって、補助ゲートパッド84はゲート絶縁膜30の上に形成されて接触口72を通じてゲートパッド24と連結されており、補助データパッド86は接触口を通さずに直接データパッド64の上に形成されている。この時、周辺領域Pではゲート絶縁膜30も除去され、ゲートパッド24の上に補助ゲートパッド84が直接形成されることもある。それでは、本発明の第2実施例による液晶表示装置用基板の製造方法について、図32乃至図35と前述の図30及び図31とを参考にして詳細に説明する。

【0076】まず、ゲート配線22、24、26を形成し、ゲート絶縁膜30、半導体層40、接触層50及び導電体層60を連続して蒸着した後、導電体層60と接触層50とをパターンニングして、データ配線62、64、65、66、維持蓄電器用導電体パターン68及びその下部の接触層パターン55、56、58を形成する工程までは第1実施例と同一である。

【0077】次に、図32及び図35に示したように窒

化ケイ素をCVD方法で蒸着したり有機絶縁物質をスピコンコーティングして3,000Å以上の厚さを有する保護膜70を形成した後、第3マスクを用いて保護膜70、半導体層40及びゲート絶縁膜30をパターンニングして接触窓71、72を含むこれらのパターンを形成する。この時、周辺部Pではゲートパッド24の上の保護膜70、半導体層40及びゲート絶縁膜30と残り部分の保護膜70、半導体層40とを除去するが[データパッド64の上の保護膜70も除去]、画面表示部Dでは保護膜70と半導体層40とだけを除去し[ドレイン電極66の上の保護膜70も除去]、必要な部分にだけチャンネルが形成されるように半導体層パターンを形成しなければならない。このためには、第1実施例のように、部分によって厚さが異なる感光膜パターンを形成し、これをエッチングマスクにして下部の膜をエッチングする。部分によって厚さが異なる感光膜パターンを形成する方法は第1実施例で既に説明した通りである。ただし、周辺部Pの感光膜パターンの形態が第1実施例とは異なる。つまり、図34に示されたように、周辺部Pには感光膜がない部分Bと薄い厚さの感光膜が残る部分Cとだけが存在する。このような感光膜パターンをエッチングマスクにしてその下部の保護膜70、半導体層40及びゲート絶縁膜30をエッチングする工程も第1実施例と同一な方法による。

【0078】以上の薄膜トランジスタ基板を製造する過程で用いられた薄膜のエッチング方法について図面を参考にさらに詳しく説明する。

【0079】図36a乃至図36eは本発明による薄膜の写真エッチング方法を順次に従って示した断面図である。まず、図36aに示したように、基板100の上に第1薄膜210と第2薄膜220とを順次に蒸着する。第1薄膜210と第2薄膜220とはパターンが形成される薄膜であって、前記薄膜トランジスタ基板では保護膜や半導体層または絶縁膜などになる。

【0080】次に、図36bに示したように、感光膜PRを塗布し、前記のように部分的に露光量を異なるようにすることができる光マスクを用いて露光した後、現像して位置によって厚さが異なる感光膜PRパターンを形成する。図面上のB領域では感光膜PRが完全に除去されてその下部の第2薄膜220が現れており、C領域では感光膜PRの一部だけが除去されて感光膜PRの厚さがA領域に比べて薄くなっている。

【0081】次に、図36cに示したように、感光膜PRパターンをマスクとしてその下部の第2薄膜220をエッチングする。この時、エッチング条件によっては感光膜PRもある程度はエッチングすされてもかまわないが、薄膜210、220のエッチングの深さをより精密に調整するためには、C領域の感光膜PRが完全に除去されない方がよい。しかし、時には、感光膜PRと薄膜210、220とに対するエッチング比が同程度のエッチ

ング条件を用いることによって、B領域では第1薄膜210までエッチングし、C領域では感光膜PRと共に第2薄膜220もエッチングされるようにすることができる。

【0082】次に、アッシング工程を通じて図36dに示したようにC領域に残留する感光膜PRを除去する。この時に用いるエッチング気体としては、前述したように、 $N_2+O_2$ または $Ar+O_2$ など感光膜に対するエッチング率が薄膜210、220に比べて十分に大きいものを用い、十分に長い時間アッシングしてC領域の感光膜が完全に除去されるようにする。ただし、A領域の感光膜PRは次で行われる薄膜210、220エッチング時にマスクとして用いなければならないので、一定の厚さ以上残らなければならない。

【0083】最後に、残っている感光膜PRをマスクとしてB領域を通じて露出されている第1薄膜210とC領域とを通じて露出されている第2薄膜220とをエッチングする。

【0084】以上では、二つの薄膜210、220が連続的に積層された状態で一度の写真工程を通じて、B領域では二枚の薄膜210、220の両方共を空けて、C領域では上部の薄膜210だけを空けるのを説明したが、本発明によると、一枚の薄膜を一度の写真工程で位置によって互いに異なる深さを有するようにすることができる。

【0085】前記のように、本実施例では、ゲートパッド24を現す接触窓72を保護膜パターン70及び半導体パターン42、48と共に一枚のマスクを用いて形成する場合を説明しているが、接触窓72はその他の膜をパターニングする時に共に形成することもでき、これは当業者であれば当然に考え得る範囲である。特に、本発明は乾式エッチング方法でエッチングされる薄膜のパターニングに特に有効な方法である。また、本実施例では広い面形態の画素電極がある場合を例に挙げているが、画素電極が線状となることもあり、画素電極と共に液晶分子を駆動する共通電極が画素電極が画素電極と同一な基板に形成されることもある。

#### 【0086】

【発明の効果】以上のように、本発明は薄膜の新しい写真エッチング方法を通じて液晶表示装置用薄膜トランジスタ基板の製造工程の数を減少し、工程を単純化して製造原価を減少させ歩留りを収率も増加させる。また、広い面積を互いに異なる深さにエッチングしながらも一つのエッチング深さに対しては均一なエッチング深さを有するようにする。

#### 【図面の簡単な説明】

【図1】本発明の実施例によって液晶表示装置用薄膜トランジスタ基板を製造するための基板を領域を区分して図示した図面である。

【図2】本発明の実施例によって一枚の液晶表示装置用

薄膜トランジスタ基板に形成された素子及び配線を概略的に図示した配置図である。

【図3】本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板の配置図であって、図2の一つの画素とパッドとを中心に拡大した図面である。

【図4】図3に図示した薄膜トランジスタ基板のIV-V'線の断面図である。

【図5】図3に図示した薄膜トランジスタ基板のV-V'線の断面図である。

【図6】本発明の実施例によって薄膜トランジスタ基板を製造する最初の段階での薄膜トランジスタ基板の配置図である。

【図7】図6のVIb-VIb'線での断面図である。

【図8】図6のVIc-VIc'線での断面図である。

【図9】図6の次の段階での薄膜トランジスタ基板の配置図である。

【図10】図9のVIIb-VIIb'線での断面図である。

【図11】図9のVIIc-VIIc'線での断面図である。

【図12】図9の次の段階での薄膜トランジスタ基板の配置図である。

【図13】図9のVIIIb-VIIIb'線での断面図である。

【図14】図9のVIIIc-VIIIc'線での断面図である。

【図15】図12乃至図14の段階で用いられる光マスクの構造を図示した断面図である。

【図16】図12乃至図14の段階で用いられる光マスクの構造を図示した断面図である。

【図17】図12乃至図14の段階で用いられる光マスクの構造を図示した断面図である。

【図18】図12の次の段階での断面図であり、VIIIb-VIIIb'線に対応する断面図である。

【図19】図12の次の段階での断面図であり、VIIIc-VIIIc'線に対応する断面図である。

【図20】図18の次の段階での断面図であり、図12のVIIIb-VIIIb'線に対応する断面図である。

【図21】図19の次の段階での断面図であり、図12のVIIIc-VIIIc'線に対応する断面図である。

【図22】図18の次の段階での断面図であり、図12のVIIIb-VIIIb'線に対応する断面図である。

【図23】図19の次の段階での断面図であり、図12のVIIIc-VIIIc'線に対応する断面図である。

【図24】図22の次の段階での断面図であり、図12のVIIIb-VIIIb'線に対応する断面図である。

【図25】図23の次の段階での断面図であり、図12のVIIIc-VIIIc'線に対応する断面図である。

【図26】図24の次の段階での断面図であり、図12のVIIIb-VIIIb'線に対応する断面図である。

【図27】図25の次の段階での断面図であり、図12のVIIIc-VIIIc'線に対応する断面図である。



【図28】図26の次の段階での断面図であり、図12のVIIIb-VIIIb'線に対応する断面図である。

【図29】図27の次の段階での断面図であり、図12のVIIIc-VIIIc'線に対応する断面図である。

【図30】本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板の配置図である。

【図31】図30に図示した薄膜トランジスタ基板のXI-XIX'線の断面図である。

【図32】本発明の第2実施例によって薄膜トランジスタ基板を製造する中間段階での薄膜トランジスタ基板の配置図である。

【図33】図32のXXb-XXb'線の断面図である。

【図34】図32のXXb-XXb'線の断面図であって、図33の次の段階の薄膜トランジスタ基板の断面図である。

【図35】図32のXXb-XXb'線の断面図であって、図34の次の段階の薄膜トランジスタ基板の断面図である。

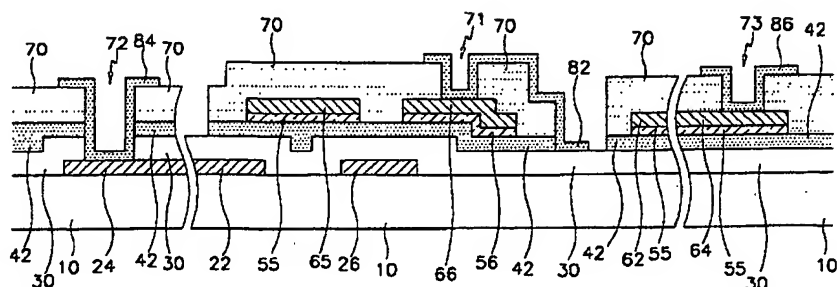
【図36】本発明による薄膜の写真エッチング方法を順序に従って示した断面図である。

#### 【符号の説明】

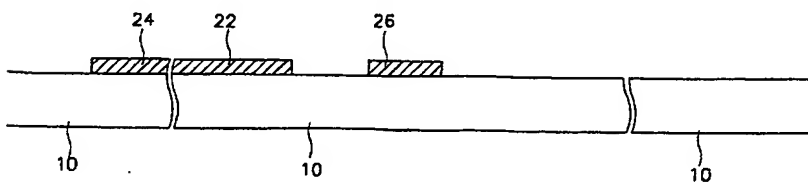
1	ガラス基
板	
3	薄膜トラ
ンジスタ	
4	ゲート線
短絡台	
5	データ線
短絡台	
6	短絡台連
結部	
10	絶縁基板
22	ゲート線
24	ゲートパ
ッド	
26	ゲート電
極	

30	ゲート絶
縁膜	
40	半導体層
42、48	半導体パ
ターン	
52、56、58	接触層パ
ターン	
62	データ線
64	データパ
ッド	
65	薄膜トラ
ンジスタのソース電極	
66	ドレーン
電極	
68	維持蓄電
器用導電体パターン	
70	保護膜
71、72、73	接触窓
82	画素電極
84	補助ゲー
トパッド	
86	補助デー
タパッド	
110、120、130、140	液晶表示
装置用パネル領域	
111、121、131、141	画面表示
部	
112、122、132、142	周辺部
300、400、410、420	マスク
320、420、520	パターン
層	
330、430	ベリクル
350	クローム層
500	マスク
510	基板
550	透過率調節膜

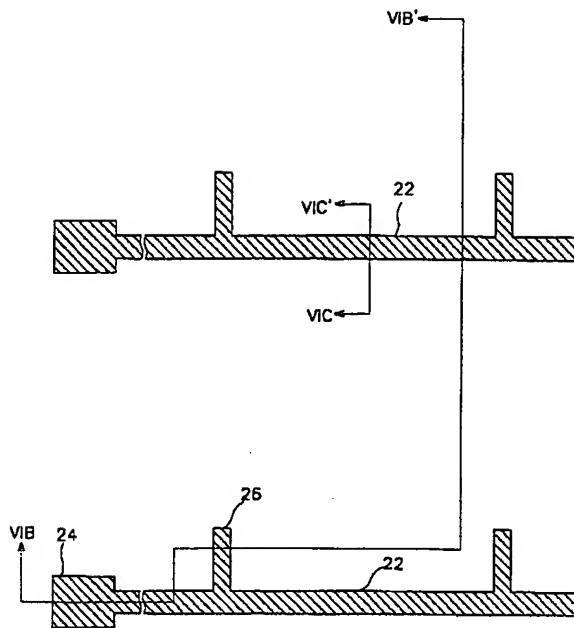
【図4】



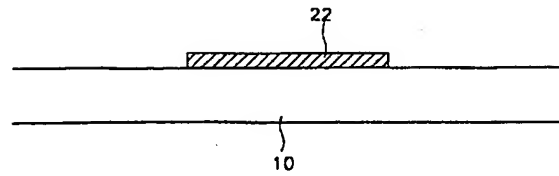
【 1】



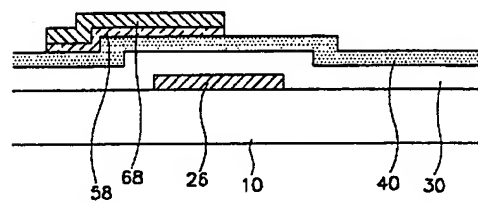
【図6】



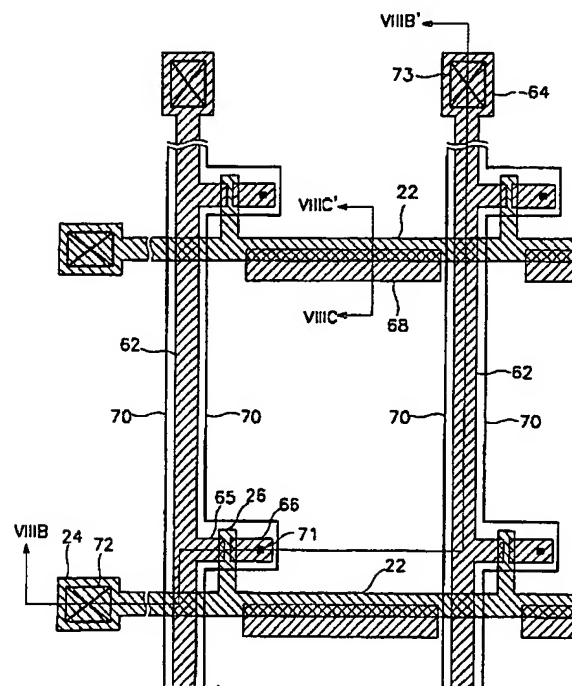
【図8】



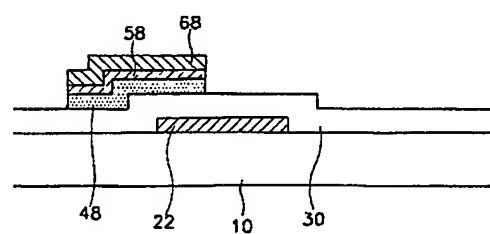
【図11】



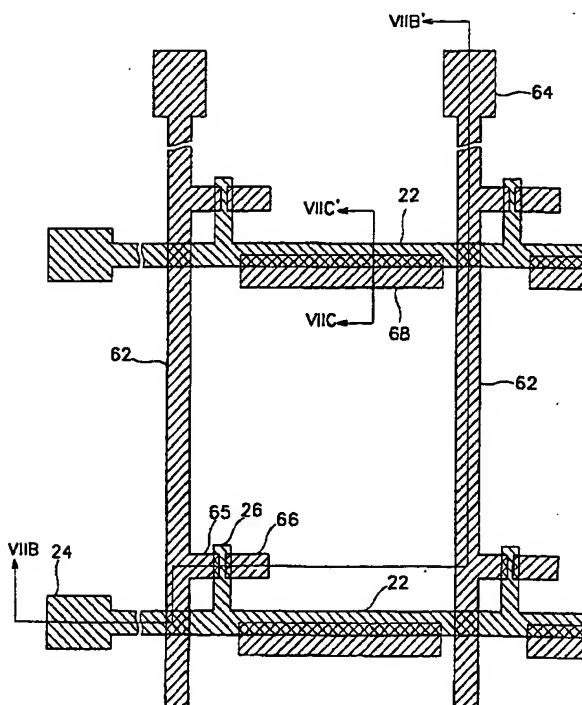
【図12】



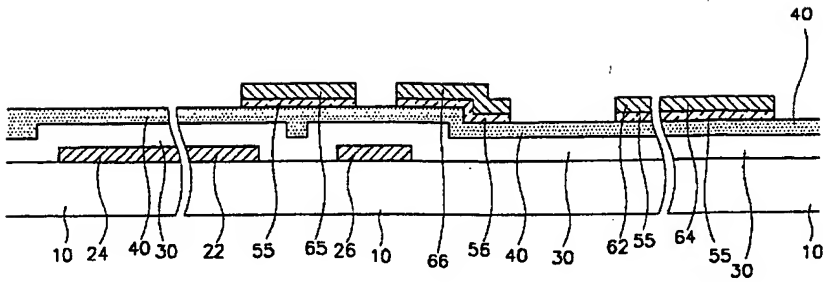
【図21】



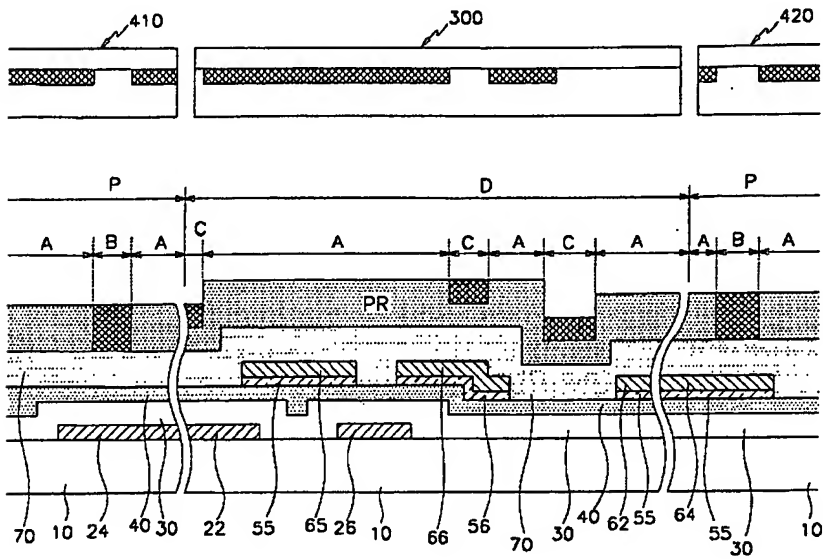
【図9】



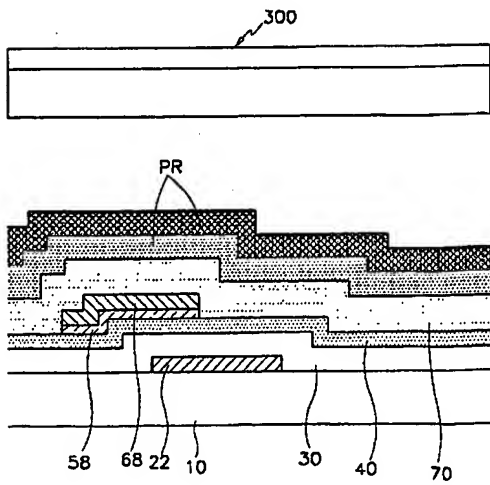
【図10】



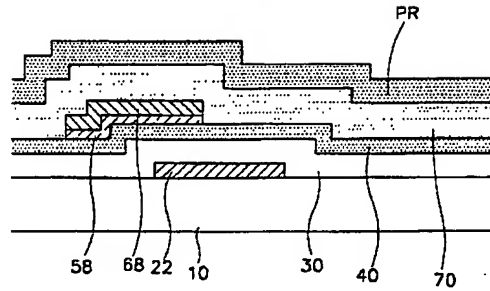
【図13】



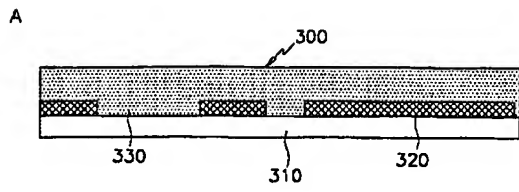
【図14】



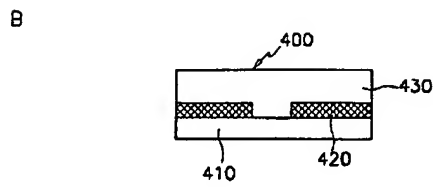
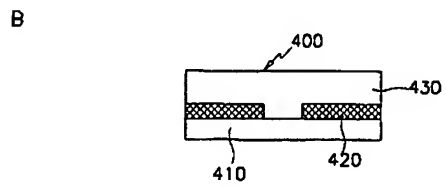
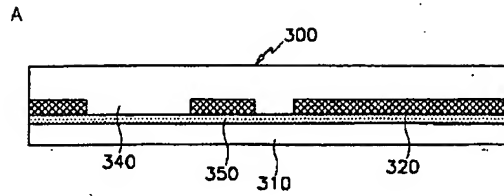
【図19】



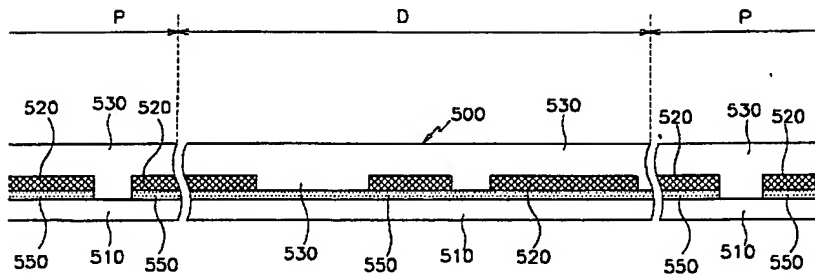
【図15】



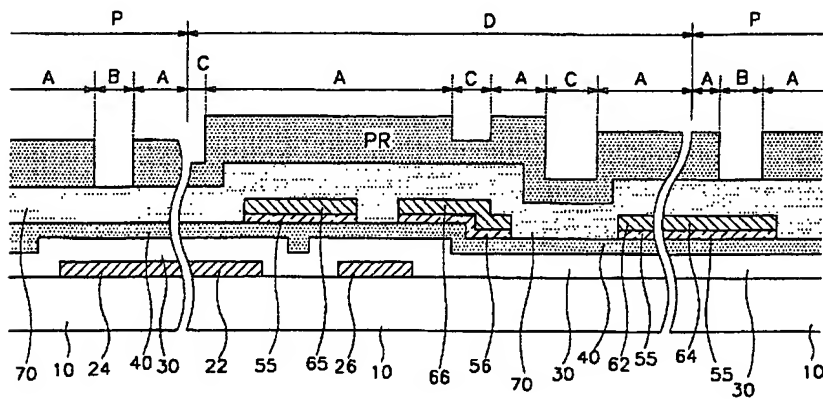
【図16】



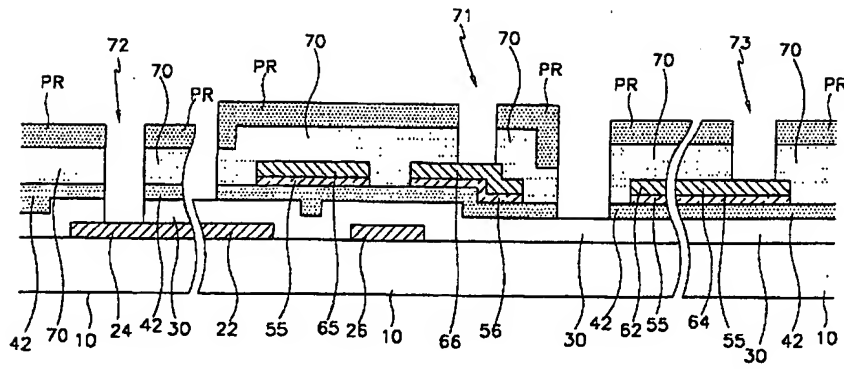
【図17】



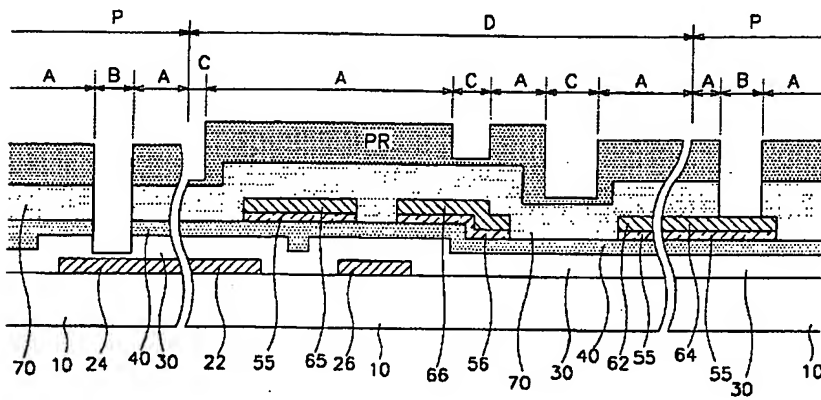
【図18】



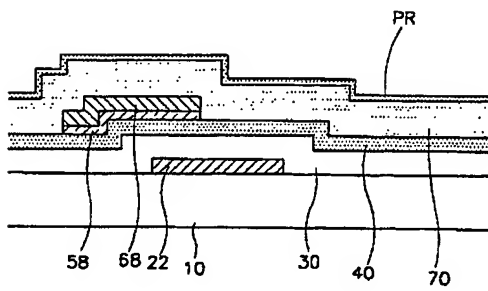
【図20】



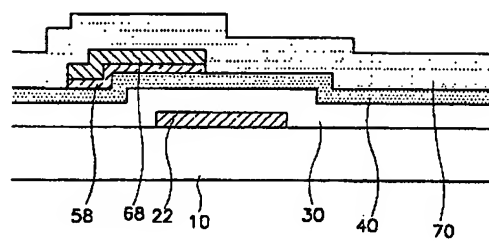
【図22】



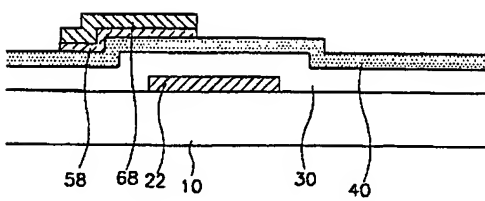
【図23】



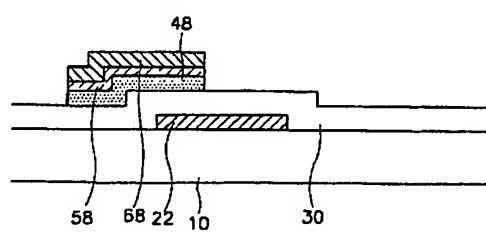
【図25】



【図27】

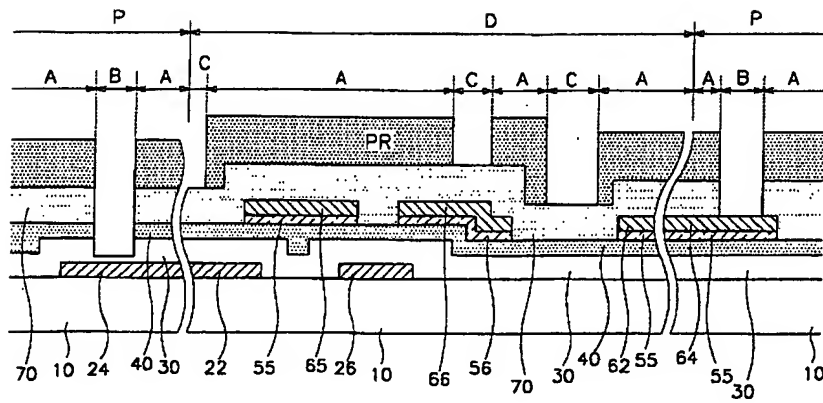


【図29】

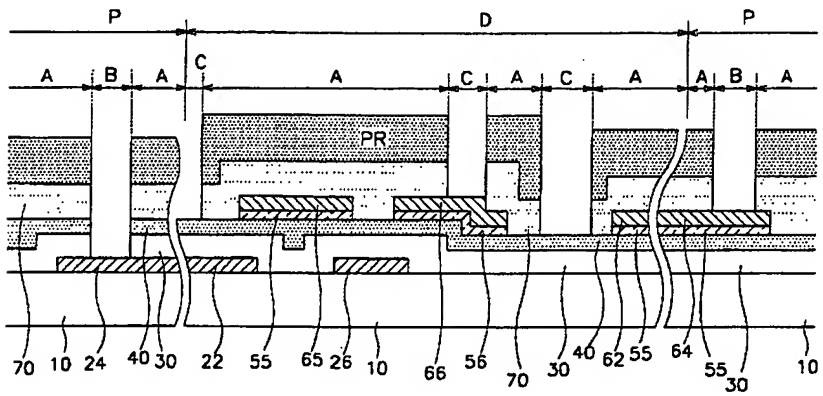




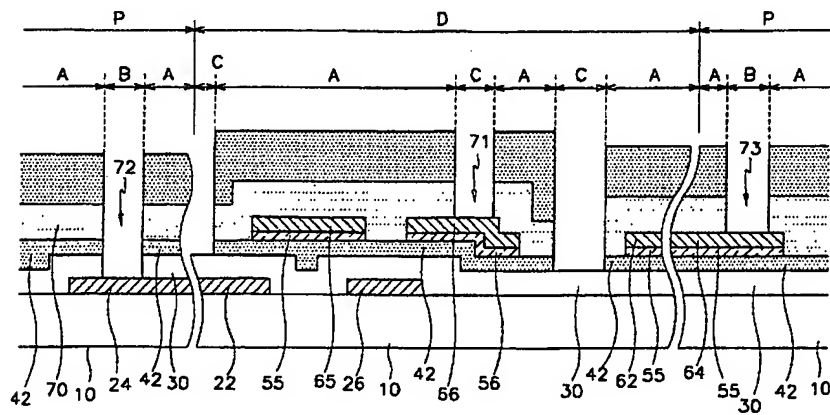
【図24】



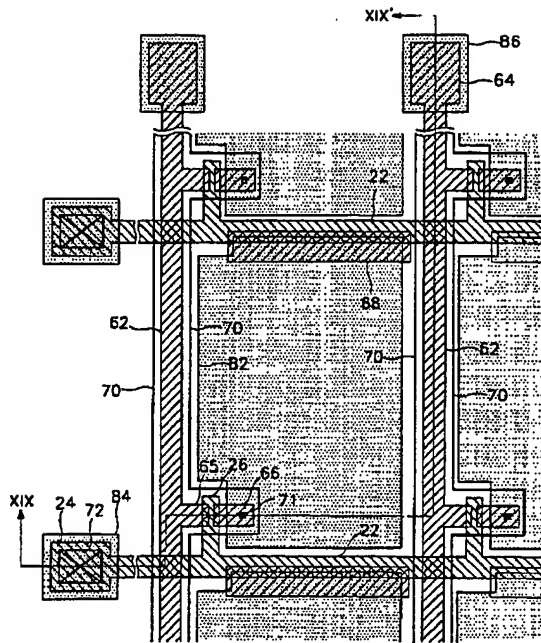
【図26】



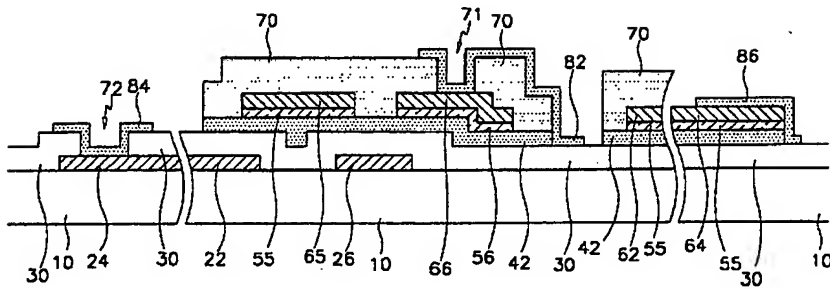
【図28】



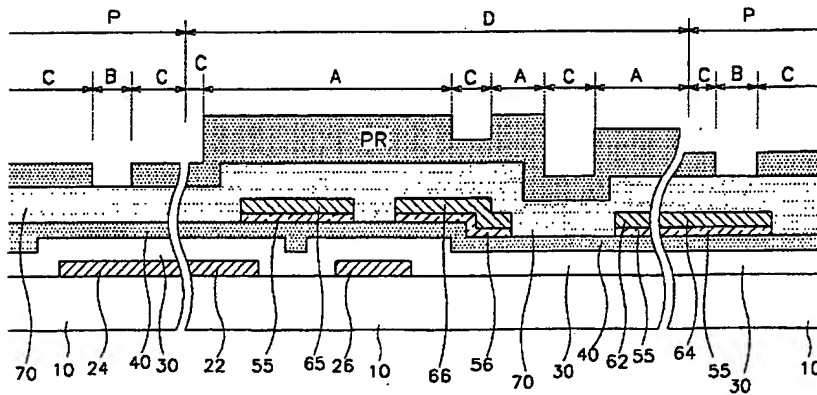
【図30】



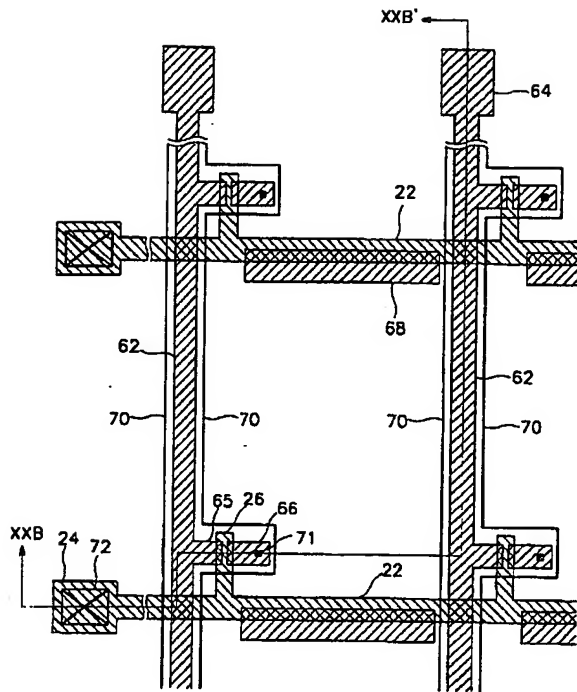
【図31】



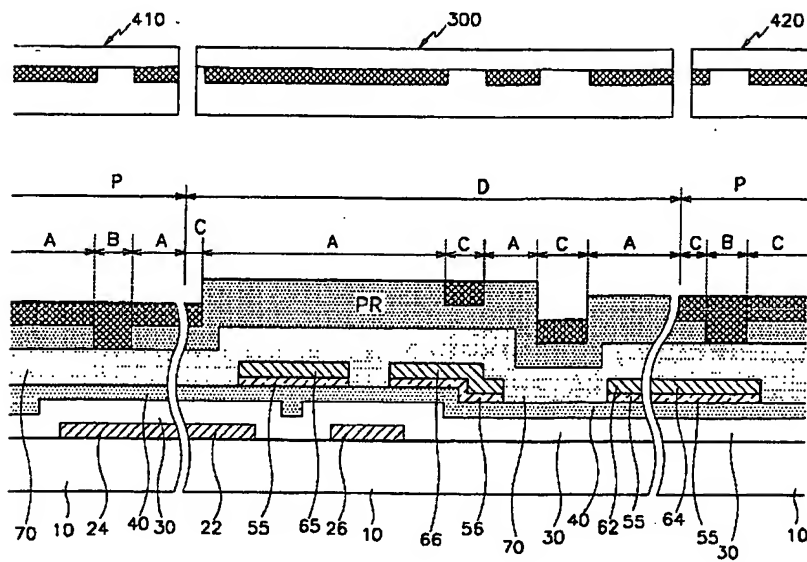
【図34】



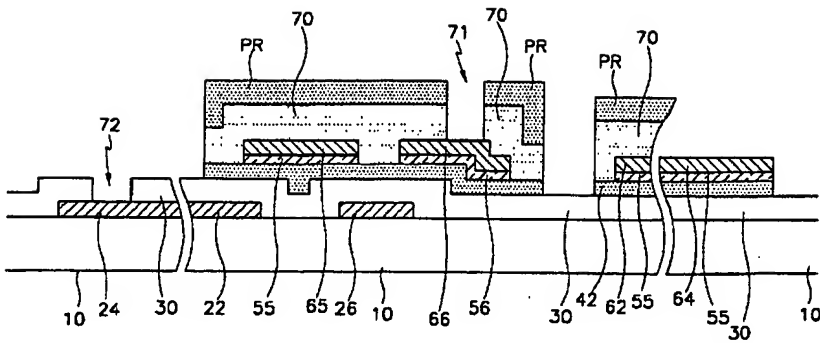
【図32】



【図33】



【図35】



【図36】

